

受付ID	16a27
分野	物質科学

SiC/SiO₂ 界面構造と電子物性の相関解明

Clarification of the relationship between SiC/SiO₂ interface structures and electronic properties

松下雄一郎

東京大学 工学系研究科

1. 研究目的

エネルギー問題が叫ばれる昨今、いかに省エネを実現し、持続可能な社会を築き上げていくかは重要なテーマとなっている。パワーデバイス半導体はまさにその要を握る“心臓部”であり、低炭素社会に向けて必要不可欠な電子部品である。なかでも近年、炭化ケイ素(SiC)はその優れた物性と、熱酸化による SiO₂ 酸化膜形成が可能であるという利点から、次世代パワーデバイス材料として期待されている。しかし、SiC-MOSFET (Metal-Oxide-Semiconductor Field-Effect-Transistor)には多くの問題が山積している。なかでも、移動度の問題は深刻である。SiC-MOSFET の電子移動度は As-grown(熱酸化のみ)ではバルク時の 1%程度でしかなく、その原因は界面に存在する高密度界面欠陥によるものだと考えられている。それら欠陥構造を同定しようと試みがなされているが、未だ特定には至っていない。本研究の目的は、京コンピュータ上で高速化高度化に成功した第一原理実空間計算プログラムコード (RSDFT, RSCPMD) を用いて、SiC デバイス開発に資することである。具体的には、SiC の熱酸化による酸化膜形成機構とナノスケール界面構造を明らかにし、界面構造と電子状態・機能の相関を解明・予言することである。

2. 研究成果の内容

RSDFT, RSCPMD と筑波大スーパーコンピュータを最大限活用することにより、以下の極めてインパクトの大きい3つの事柄を明らかにした。①酸化過程の原子論的解明。Si 面((0001)面)と C 面((000-1)面)とでは酸化経路が全く異なることを見出した。これは炭素の消失過程が面方位によって異なることに由来していることを見出した。また、界面に大量の炭素関連欠陥が存在している可能性を示した。②SiC/SiO₂ 界面における SiC 積層欠陥構造が作り出す界面状態の発見。界面における SiC の積層構造が界面状態に大きく影響を与えることを明らかにした。これにより、これまでの半導体科学で見逃されてきた、積層欠陥由来の界面準位生成メカニズムを発見した。③第一原理計算と実験との共同研究によって、POCl₃ 界面処理の微視的解明。第一原理計算と SIMS (Secondary Ion Mass Spectrometry) 実験との融合研究により、世界で初めて POCl₃ 界面処理の微視的解明に成功した。

3. 学際共同利用として実施した意義

筑波大スーパーコンピュータを最大限活用すると共に、実験研究室との共同研究により、これまで謎であった、SiC/SiO₂界面のPOCl₃処理の原子論的メカニズムを世界初で明らかにした。この研究成果はSiCデバイス開発にとってのみならず、基礎半導体物理にとって極めて重要な知見となる。これは理論計算とその良好な計算環境、さらに実験という全ての要素が揃った環境によって初めてなし得ることができた成果である。

4. 今後の展望

得られた成果を基に、界面準位の少ないSiC-MOSFETデバイスの作製方法を基礎物理の観点から提案していく。これにより、SiCの物性を最大限まで引き出したデバイスの実現に寄与する。

5. 成果発表

(1) 学術論文

[1] Yu-ichiro Matsushita and Atsushi Oshiyama, arXiv 1612.00189 (2016).

[2] Hirofumi Nishi, Yu-ichiro Matsushita, and Atsushi Oshiyama, Physical Review B, **95** 085420 (2017).

[3] Han Li, Yu-ichiro Matsushita, Mauro Boero, and Atsushi Oshiyama, J. Phys. Chem. C, **121** 3920 (2017).

[4] Yu-ichiro Matsushita and Atsushi Oshiyama, Journal of Physical Society of Japan, **86** 054702 (2017).

[5] Takuma Kobayashi, Yu-ichiro Matsushita, Takafumi Okuda, Tsunenobu Kimoto, and Atsushi Oshiyama, arXiv:1703.08063 (2017).

[6] Yu-ichiro Matsushita and A. Oshiyama, arXiv:1704.07094 (2017).

[7] Yoritaka Furukawa and Yu-ichiro Matsushita, arXiv:1704.06107 (2017).

学会発表

[1] “SiC/SiO₂界面における電子状態とそのデバイスへの影響” 松下雄一郎、第30期CAMMフォーラム、東京 2017年2月 (招待講演)

[2] “Floating Electron states in SiC and its impact on the SiC electronic devices” Yu-ichiro Matsushita, 2017 International Workshop on DIELECTRIC THIN FILMS FOR FUTURE ELECTRON DEVICES, Nara (2017). (招待講演)(国際会議)

(2) その他

使用計算機	使用計算機に○	配分リソース*
HA-PACS	○	1800
HA-PACS/TCA		
COMA	○	2250
※配分リソースについては 32node 換算時間をご記入ください。		