

受付 ID	15a-51
分野	物質科学

実空間差分法に基づく

第一原理電子構造・量子輸送特性計算コードの開発

Development of first-principles calculation code for electronic structure and quantum transport based on real-space finite-difference method

小野倫也

筑波大学計算科学研究センター

1. 研究目的

本課題では、電子デバイスの界面でのキャリア移動を量子力学の第一原理に基づいて明らかにできる計算コードを開発し、開発した計算コードと超並列計算機を駆使した大規模シミュレーションにより、半導体電子デバイスの性能向上に資するデータを得る。

2. 研究成果の内容

(i) 第一原理計算コード RSPACE の開発

伝導特性計算において、電極の自己エネルギーの計算は、重大なボトルネックのひとつである。特に、一般化ブロッホ状態を計算する二次固有値問題用ソルバーである QZ 法は、全固有値固有ベクトルを計算するため計算量が行列サイズの 3 乗に比例し、プロセス並列化にも向かない。平成 27 年度は、自己エネルギーが満たすべき連分数方程式を利用し、全固有値固有ベクトルを用いなくとも自己エネルギーを計算できることを発見し、自己エネルギー計算の大幅な高速化に道筋をつけた。そして、この方法を *Physical Review B* 誌にて発表した。

(ii) SiC パワーデバイスのキャリア移動予測

SiC は次世代省電力パワーデバイスのチャネル材料として注目されているが、SiC-MOS 界面でのキャリア移動度は、期待された程の値が得られていない。これは、MOS 界面における欠陥が原因であると考えられていた。代表的な MOS 界面である 4H-SiC の(0001)面は、4 回周期で SiC レイヤーが積層し、h(hexagonal)面と k(cubic)面が hkhk... の順に交互に現れる。本研究では、第一原理電子状態計算を用いて、このような h 面、k 面と呼ばれる積層面の違いにより、界面の電子状態が大きく異なることを明らかにした。そしてこの結果を、*Journal of Physical Society of Japan* 誌にて発表した。

3. 学際共同利用として実施した意義

本研究で行った計算は、数百原子規模の第一原理電子状態・電気伝導特性計算であ

る。このような規模の電子状態・電気伝導特性計算は、研究室のPCクラスターでは実行が困難であり、学際共同研究において超並列計算機の計算資源が提供されたため実現したものである。また、計算機科学分野の研究者との議論も計算の高速化に役立った。

4. 今後の展望

RSPACE コードの開発を続け、MOS 界面の大規模モデルを用いた第一原理電気伝導計算を実現する。また、開発中の RSPACE コードを用いて、今年度発見した SiC/SiO₂ MOS 界面の電子状態の違いが、キャリア移動に与える影響について評価する。

5. 成果発表

(1) 学術論文

S. Iwase, T. Hoshi, and T. Ono: Numerical solver for first-principles transport calculation based on real-space finite-difference method, *Phys. Rev. E* **91**(6) 063305 1-9 (2015).

T. Ono and S. Tsukamoto: Real-space method for first-principles electron transport calculations: Self-energy terms of electrodes for large systems, *Phys. Rev. B* **93**(4) 045421 1-10 (2016).

C. Kirkham and T. Ono: First-principles study on interlayer states at the 4H-SiC/SiO₂ interface and the effect of oxygen-related defects, *J. Phys. Soc. Jpn.* **85**(2) 024701 1-5 (2016).

(2) 学会発表

T. Ono: First-Principles Calculations using Real-Space Finite-Difference Method, *Advances in Modeling of Nano Materials*, (June 14-16, 2015, Hefei, China). (invited)

T. Ono and C. Kirkham: Ab initio investigations for interface electronic structures of SiC-MOS, *International Workshop on Dielectric Thin Films for Future Electron Devices – Science and Technology –*, (November 2-4, 2015, Tokyo, Japan). (invited)

小野倫也: SiC 酸化過程と MOS 界面電子状態の第一原理シミュレーション, 応用物理学会先進パワー半導体分科会 第1回個別討論会 「SiC 酸化メカニズムと界面欠陥」, (2015年8月4日, 東京). (招待講演)

(3) その他

使用計算機	使用計算機に○	配分リソース*
HA-PACS		
HA-PACS/TCA		
COMA	○	1,160 時間
※配分リソースについては 32node 換算時間をご記入ください。		